

INTERNATIONAL STANDARD

NORME INTERNATIONALE



**Device embedding assembly technology –
Part 2-5: Guidelines – Implementation of a 3D data format for device embedded
substrate**

**Technologie d'ensemble avec appareil(s) intégré(s) –
Partie 2-5: Lignes directrices – Mise en œuvre d'un format de données 3D
pour un substrat avec appareil(s) intégré(s)**

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

ICS 31.180; 31.190

ISBN 978-2-8322-7768-3

Warning! Make sure that you obtained this publication from an authorized distributor. Attention! Veuillez vous assurer que vous avez obtenu cette publication via un distributeur agréé.
--

CONTENTS

FOREWORD.....	5
1 Scope.....	7
2 Normative references	7
3 Terms and definitions	7
4 Data definition	10
4.1 Flow chart design of device embedded substrate	10
4.2 Applicable range	11
4.2.1 Product.....	11
4.2.2 Process	12
4.3 Features	13
4.3.1 General	13
4.3.2 Device embedded substrate structure	13
4.3.3 SiP interposer structure	14
4.3.4 Virtual layer description	15
4.3.5 Terminal structure and embedded device structure including an SiP	15
4.3.6 Total design data of an SiP and device embedded substrate	15
4.4 Data description summary.....	16
4.4.1 Type of data and structures	16
4.4.2 File structure	18
4.5 3D expression.....	19
4.5.1 General	19
4.5.2 Coordinates	19
4.5.3 Position description	20
4.5.4 Relation between coordinate origin and board position	20
4.6 Layer concept	21
4.7 Substrate data	21
4.7.1 General	21
4.7.2 Layer map information	22
4.7.3 Device arrangement information	23
4.7.4 Basic figures.....	25
4.7.5 Net information	31
4.7.6 Artwork information.....	32
4.7.7 Package information	32
4.7.8 External port information.....	33
4.7.9 Internal port information.....	33
4.7.10 User expansion information	33
4.8 Defined data	33
4.8.1 General	33
4.8.2 Layer definition.....	33
4.8.3 Land definition	34
4.8.4 Via definition	35
4.8.5 Device definition	36
4.8.6 User expansion definition	37
5 Data organization and data description based on XML schema.....	38
5.1 General.....	38
5.2 Data organization of Example 1	38
5.3 Data description of layer stack-up	39

5.4	Data description of device	43
5.5	Data organization of layer	47
5.6	Data description of via	50
5.7	Data description of land	51
	Bibliography	53
	Figure 1 – Flow chart of design of device embedded substrate	11
	Figure 2 – General structure of device embedded substrate	12
	Figure 3 – Example of device embedded substrate structure	14
	Figure 4 – Examples of SiPs	14
	Figure 5 – Example of virtual layer description	15
	Figure 6 – Terminal structure	15
	Figure 7 – Structure of SiP on a device embedded substrate	16
	Figure 8 – Data structure	18
	Figure 9 – One file structure (recommended)	19
	Figure 10 – Two file structure	19
	Figure 11 – Definition of coordinates	20
	Figure 12 – Position definition	20
	Figure 13 – Relation between coordinates and board position	21
	Figure 14 – Layer concept	21
	Figure 15 – Layer construction	22
	Figure 16 – Simplified layer construction	23
	Figure 17 – Layer definition of pad connection	24
	Figure 18 – Layer definition of via connection	24
	Figure 19 – Rotation direction on <i>X</i> , <i>Y</i> , and <i>Z</i> axes	25
	Figure 20 – Point	26
	Figure 21 – Area	27
	Figure 22 – Lines	27
	Figure 23 – Letters	28
	Figure 24 – Letter shape	28
	Figure 25 – Bonding wire information	29
	Figure 26 – Semi-sphere	29
	Figure 27 – Truncated pyramid	30
	Figure 28 – Via	30
	Figure 29 – Device definition	31
	Figure 30 – Group	31
	Figure 31 – Data structure of net information	32
	Figure 32 – Relation of layer definition data	34
	Figure 33 – Land definition	35
	Figure 34 – Relation between hole information and land information	36
	Figure 35 – Device with internal connection information	37
	Figure 36 – Device without internal connection information	37
	Figure 37 – Cross sectional view of Example 1	38
	Figure 38 – Data organization of Example 1	38

Figure 39 – Data description of Example 1	39
Figure 40 – Layer structure of Example 1	40
Figure 41 – Data description of layer stack-up	42
Figure 42 – Configuration of device 1	43
Figure 43 – Data description of device 1	44
Figure 44 – Configuration of device 2	45
Figure 45 – Data description of device 2	46
Figure 46 – Layer view of Example 1	48
Figure 47 – Data description of layers	50
Figure 48 – Type of vias	51
Figure 49 – Data description of vias	51
Figure 50 – Type of lands	52
Figure 51 – Data description of lands	52
Table 1 – Required information	13
Table 2 – List of data	17

INTERNATIONAL ELECTROTECHNICAL COMMISSION

DEVICE EMBEDDING ASSEMBLY TECHNOLOGY –**Part 2-5: Guidelines – Implementation of a 3D data format
for device embedded substrate**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62878-2-5 has been prepared by IEC technical committee 91: Electronics assembly technology.

This bilingual version (2020-01) corresponds to the monolingual English version, published in 2019-09.

This first edition cancels and replaces IEC PAS 62878-2-5 published in 2015. This edition constitutes a technical revision.

This edition includes the following significant technical changes with respect to the previous edition:

- a) the title has been changed to "Implementation of a 3D data format for device embedded substrate" from "Requirements of design data format for device embedded substrate";
- b) the scope of this implementation has changed to not include SiPs.

The text of this International Standard is based on the following documents:

CDV	Report on voting
91/1557/CDV	91/1589/RVC

Full information on the voting for the approval of this International Standard can be found in the report on voting indicated in the above table.

The French version of this standard has not been voted upon.

This document has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all parts in the IEC 62878 series, published under the general title *Device embedding assembly technology*, can be found on the IEC website.

Future standards in this series will carry the new general title as cited above. Titles of existing standards in this series will be updated at the time of the next edition.

The committee has decided that the contents of this document will remain unchanged until the stability date indicated on the IEC website under "<http://webstore.iec.ch>" in the data related to the specific document. At this date, the document will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

DEVICE EMBEDDING ASSEMBLY TECHNOLOGY –

Part 2-5: Guidelines – Implementation of a 3D data format for device embedded substrate

1 Scope

This part of IEC 62878 specifies requirements based on XML schema that represents a design data format for device embedded substrate, which is a board comprising embedded active and passive devices whose electrical connections are made by means of a via, electroplating, conductive paste or printing of conductive material.

This data format is to be used for simulation (e.g. stress, thermal, EMC), tooling, manufacturing, assembly, and inspection requirements. Furthermore, the data format is used for transferring information among printed board designers, printed board simulation engineer, manufacturers, and assemblers.

This part of IEC 62878 applies to substrates using organic material. It neither applies to the re-distribution layer (RDL) nor to the electronic modules defined as M-type business model in IEC 62421.

2 Normative references

There are no normative references in this document.

SOMMAIRE

AVANT-PROPOS	57
1 Domaine d'application	59
2 Références normatives	59
3 Termes et définitions	59
4 Définition des données	63
4.1 Organigramme de conception du substrat avec appareil(s) intégré(s)	63
4.2 Plage applicable	65
4.2.1 Produit.....	65
4.2.2 Processus.....	65
4.3 Caractéristiques.....	66
4.3.1 Généralités.....	66
4.3.2 Structure de substrat avec appareil(s) intégré(s)	66
4.3.3 Structure de l'interposeur du SiP	67
4.3.4 Description de la couche virtuelle	68
4.3.5 Structure terminale et structure d'appareil intégré incluant un SiP	68
4.3.6 Données de conception totales d'un SiP et du substrat avec appareil(s) intégré(s).....	68
4.4 Résumé de description des données.....	69
4.4.1 Type de données et structures.....	69
4.4.2 Structure du fichier	72
4.5 Expression 3D	73
4.5.1 Généralités.....	73
4.5.2 Coordonnées.....	73
4.5.3 Description de la position	74
4.5.4 Relation entre l'origine des coordonnées et la position de la carte	74
4.6 Concept de couche	74
4.7 Données du substrat.....	75
4.7.1 Généralités.....	75
4.7.2 Informations de la carte de couche	76
4.7.3 Informations de disposition de l'appareil	77
4.7.4 Figures de base.....	79
4.7.5 Informations d'interconnexion	87
4.7.6 Informations du dessin de base	88
4.7.7 Informations du boîtier.....	89
4.7.8 Informations du port externe	89
4.7.9 Informations du port interne.....	89
4.7.10 Informations d'extension de l'utilisateur	89
4.8 Données définies	90
4.8.1 Généralités.....	90
4.8.2 Définition de couche	90
4.8.3 Définition de pastille	92
4.8.4 Définition de trou de liaison	93
4.8.5 Définition d'appareil.....	95
4.8.6 Définition d'extension de l'utilisateur.....	96
5 Organisation et description des données selon le schéma XML	96
5.1 Généralités	96
5.2 Organisation des données de l'Exemple 1.....	98

5.3	Description des données de l'empilement des couches	98
5.4	Description des données de l'appareil.....	102
5.5	Organisation des données de couche	106
5.6	Description des données du trou de liaison	109
5.7	Description des données des pastilles	110
Bibliographie.....		112
Figure 1	– Organigramme de conception du substrat avec appareil(s) intégré(s).....	64
Figure 2	– Structure générale du substrat avec appareil(s) intégré(s)	65
Figure 3	– Exemples de structure de substrat avec appareil(s) intégré(s)	67
Figure 4	– Exemples de SiP.....	67
Figure 5	– Exemple de description d'une couche virtuelle	68
Figure 6	– Structure terminale.....	68
Figure 7	– Structure d'un SiP sur un substrat avec appareil(s) intégré(s)	69
Figure 8	– Structure de données	72
Figure 9	– Structure en un fichier (recommandé)	72
Figure 10	– Structure en deux fichiers.....	73
Figure 11	– Définitions des coordonnées	73
Figure 12	– Définition de la position	74
Figure 13	– Relation entre les coordonnées et la position de la carte	74
Figure 14	– Concept de couche	75
Figure 15	– Construction de couche.....	76
Figure 16	– Construction de couche simplifiée	77
Figure 17	– Définition de couche de connexion de plage.....	78
Figure 18	– Définition de couche de connexion de trou de liaison	78
Figure 19	– Sens de rotation sur les axes X , Y et Z	79
Figure 20	– Point	80
Figure 21	– Zone	81
Figure 22	– Lignes	82
Figure 23	– Lettres	83
Figure 24	– Forme de lettre.....	83
Figure 25	– Informations de fil de liaison.....	84
Figure 26	– Demi-sphère	84
Figure 27	– Pyramide tronquée	85
Figure 28	– Trou de liaison	86
Figure 29	– Définition de l'appareil.....	87
Figure 30	– Groupe.....	87
Figure 31	– Structure de données des informations d'interconnexion	88
Figure 32	– Relation des données de définition de couche.....	91
Figure 33	– Définition de pastille.....	93
Figure 34	– Relation entre les informations de trou et informations de pastille	95
Figure 35	– Appareil avec informations de connexion interne.....	96
Figure 36	– Appareil sans informations de connexion interne.....	96
Figure 37	– Vue en coupe de l'Exemple 1	97

Figure 38 – Organisation des données de l'Exemple 1	97
Figure 39 – Description des données de l'Exemple 1	98
Figure 40 – Structure des couches de l'Exemple 1	99
Figure 41 – Description des données de l'empilement des couches	101
Figure 42 – Configuration de l'appareil 1.....	102
Figure 43 – Description des données de l'appareil 1	103
Figure 44 – Configuration de l'appareil 2.....	104
Figure 45 – Description des données de l'appareil 2	105
Figure 46 – Vue des couches de l'Exemple 1	107
Figure 47 – Description des données des couches.....	109
Figure 48 – Types de trous de liaison	110
Figure 49 – Description des données des trous de liaison.....	110
Figure 50 – Types de pastilles	111
Figure 51 – Description des données des pastilles.....	111
Tableau 1 – Informations exigées	66
Tableau 2 – Liste des données	70

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

TECHNOLOGIE D'ENSEMBLE AVEC APPAREIL(S) INTÉGRÉ(S) –

Partie 2-5: Lignes directrices – Mise en œuvre d'un format de données 3D pour un substrat avec appareil(s) intégré(s)

AVANT-PROPOS

- 1) La Commission Électrotechnique Internationale (IEC) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de l'IEC). L'IEC a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. À cet effet, l'IEC – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de l'IEC"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec l'IEC, participent également aux travaux. L'IEC collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de l'IEC concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de l'IEC intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de l'IEC se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de l'IEC. Tous les efforts raisonnables sont entrepris afin que l'IEC s'assure de l'exactitude du contenu technique de ses publications; l'IEC ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de l'IEC s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de l'IEC dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de l'IEC et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) L'IEC elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de l'IEC. L'IEC n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à l'IEC, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de l'IEC, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de l'IEC ou de toute autre Publication de l'IEC, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de l'IEC peuvent faire l'objet de droits de brevet. L'IEC ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de brevets et de ne pas avoir signalé leur existence.

La Norme internationale IEC 62878-2-5 a été établie par le comité d'études 91 de l'IEC: Techniques d'assemblage des composants électroniques.

La présente version bilingue (2020-01) correspond à la version anglaise monolingue publiée en 2019-09.

Cette première édition annule et remplace l'IEC PAS 62878-2-5 publiée en 2015. Cette édition constitue une révision technique.

Cette édition inclut les modifications techniques majeures suivantes par rapport à l'édition précédente:

- a) le titre "Exigences de format de données de conception pour le substrat avec appareil(s) intégré(s)" a été modifié en "Mise en œuvre d'un format de données 3D pour un substrat avec appareil(s) intégré(s)";
- b) le domaine d'application de cette mise en œuvre a été modifié de façon à exclure les SiP.

Le texte anglais de cette norme est issu des documents 91/1557/CDV et 91/1589/RVC.

Le rapport de vote 91/1589/RVC donne toute information sur le vote ayant abouti à l'approbation de cette norme.

La version française de cette norme n'a pas été soumise au vote.

Ce document a été rédigé selon les Directives ISO/IEC, Partie 2.

Une liste de toutes les parties de la série IEC 62878, publiées sous le titre général *Technologie d'ensemble avec appareil(s) intégré(s)*, peut être consultée sur le site web de l'IEC.

Les futures normes de cette série porteront dorénavant le nouveau titre général cité ci-dessus. Le titre des normes existant déjà dans cette série sera mis à jour lors de la prochaine édition.

Le comité a décidé que le contenu de ce document ne sera pas modifié avant la date de stabilité indiquée sur le site web de l'IEC sous « <http://webstore.iec.ch> » dans les données relatives au document recherché. À cette date, le document sera

- reconduit,
- supprimé,
- remplacé par une édition révisée, ou
- amendé.

IMPORTANT – Le logo « colour inside » qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer ce document en utilisant une imprimante couleur.
--

TECHNOLOGIE D'ENSEMBLE AVEC APPAREIL(S) INTÉGRÉ(S) –

Partie 2-5: Lignes directrices – Mise en œuvre d'un format de données 3D pour un substrat avec appareil(s) intégré(s)

1 Domaine d'application

La présente partie de l'IEC 62878 spécifie des exigences fondées sur le schéma XML qui représente un format de données de conception pour le substrat avec appareil(s) intégré(s), c'est-à-dire une carte avec appareil(s) intégré(s) actif(s) ou passif(s) dont les connexions électriques se font au moyen d'un trou de liaison, de galvanoplastie, de pâte conductrice ou d'impression du matériau conducteur.

Ce format de données doit être utilisé pour les exigences de simulation (par exemple, contrainte, thermique, compatibilité électromagnétique), d'outillage, de fabrication, d'assemblage et d'examen. De plus, le format de données est utilisé pour le transfert d'informations entre les concepteurs de cartes imprimées, les ingénieurs de simulation des cartes imprimées, les fabricants et les assembleurs.

La présente partie de l'IEC 62878 s'applique aux substrats utilisant des matériaux organiques. Elle ne s'applique ni à la couche de redistribution (RDL, *re-distribution layer*), ni aux modules électroniques définis comme un modèle commercial de type M dans l'IEC 62421.

2 Références normatives

Le présent document ne contient aucune référence normative.